



#4  
*Priority Papers*  
PATENT

ATTORNEY DOCKET NO.: 041514-5215

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of:	)	
	)	
Haruyasu SAKATA, et al.	)	
	)	
Application No.: 10/043,259	)	Group Art Unit: 2652
	)	
Filed: January 14, 2002	)	Examiner: Unassigned

For: **INFORMATION RECORDING/REPRODUCING APPARATUS**

Commissioner for Patents  
Washington, D.C. 20231


**CLAIM FOR PRIORITY**

Under the provisions of 35 U.S.C. §119, Applicants hereby claim the benefit of the filing date of Certified copy of Japanese Patent Application No. 2001-6971 filed January 15, 2001 for the above-identified United States Patent Application.

In support of Applicants' claim for priority, filed herewith is a certified copy of the Japanese application.

Respectfully submitted,

**MORGAN, LEWIS & BOCKIUS LLP**

  
\_\_\_\_\_  
John G. Smith  
Reg. No. 33,818

Dated: April 3, 2002

**MORGAN, LEWIS & BOCKIUS LLP**  
1111 Pennsylvania Avenue, N.W.  
Washington, D.C. 20004  
(202) 739-3000



日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日  
Date of Application: 2001年 1月15日

出願番号  
Application Number: 特願2001-006971

[ST.10/C]: [JP2001-006971]

出願人  
Applicant(s): パイオニア株式会社

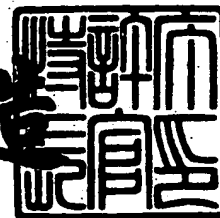
BEST AVAILABLE COPY

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2002年 1月11日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3115300

【書類名】 特許願

【整理番号】 55P0564

【提出日】 平成13年 1月15日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 19/14

【発明の名称】 情報記録再生装置

【請求項の数】 5

【発明者】

    【住所又は居所】 埼玉県所沢市花園4丁目2610番地 パイオニア株式会社 所沢工場内

    【氏名】 坂田 晴康

【発明者】

    【住所又は居所】 埼玉県所沢市花園4丁目2610番地 パイオニア株式会社 所沢工場内

    【氏名】 吉田 満

【特許出願人】

    【識別番号】 000005016

    【氏名又は名称】 パイオニア株式会社

【代理人】

    【識別番号】 100079119

    【弁理士】

    【氏名又は名称】 藤村 元彦

【手数料の表示】

    【予納台帳番号】 016469

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【包括委任状番号】 9006557

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 情報記録再生装置

【特許請求の範囲】

【請求項 1】 記録タイミングを担うプリピットが予め形成されている記録媒体に情報信号を所定のブロック長単位で記録する情報記録再生装置であって、

前記記録媒体から記録情報の読み取りを行って読取信号を得る読取手段と、

前記読取信号中から前記プリピットを検出してプリピット検出信号を生成するプリピット検出手段と、

前記プリピット検出信号に基づいて前記情報信号の記録タイミングを表すブロック信号を検出する記録タイミング信号検出手段と、

前記ブロック長と同一周期を有するパルス信号を発生しこれを補助ブロック信号として出力する補助記録タイミング信号生成手段と、

前記プリピット検出信号が正常である場合には前記ブロック信号に応じた記録タイミングにて前記情報信号を前記記録媒体に記録する一方、前記プリピット検出信号が不良である場合には前記補助ブロック信号に応じた記録タイミングにて前記情報信号を前記記録媒体に記録する記録制御手段と、を有することを特徴とする情報記録再生装置。

【請求項 2】 前記プリピット検出信号が不良であるか否かを判定するプリピット不良判定手段を更に備えたことを特徴とする請求項 1 記載の情報記録再生装置。

【請求項 3】 前記補助記録タイミング信号生成手段は、

前記プリピット検出信号に位相同期した所定周波数のクロック信号を発生する PLL 回路と、

前記クロック信号を所定分周して得た分周クロック信号を前記補助ブロック信号として得る分周カウンタと、からなることを特徴とする請求項 1 記載の情報記録再生装置。

【請求項 4】 前記記録制御手段は、前記記録媒体の記録済み領域に隣接する未記録トラック上に記録を行う際には、前記補助ブロック信号に応じた記録タイミングにて前記情報信号を前記記録媒体に記録することを特徴とする請求項 1

記載の情報記録再生装置。

【請求項 5】 前記記録媒体は、記録用レーザビームの光パワーを決定する際の試し書きを行う O P C エリアと、コピー防止に関する情報が記録されるエンボス部とが予め設けられている記録ディスクであり、

前記記録制御手段は、前記 O P C エリア又は前記エンボス部に対しては前記補助ブロック信号に応じた記録タイミングで記録を行うことを特徴とする請求項 1 記載の情報記録再生装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、記録媒体に対して情報データの記録及び再生を行う情報記録再生装置に関する。

【 0 0 0 2 】

【従来の技術】

現在、情報データの書込が可能な光学式の記録ディスクとして、C D - R、C D - R W、D V D - R、D V D - R W、D V D - R A M 等が知られている。更に、このような記録ディスクに対して情報データの書込を行うディスクレコーダが製品化されてきた。

【 0 0 0 3 】

図 1 ( a ) は、上記記録ディスクとしての D V D - R W の概略エリア構成を示す図である。

図 1 ( a ) に示すように、D V D - R W は、ディスク内周側から外周側に向けて、P C A ( Power Calibration Area )、R M A ( Recording Management Area )、リードインエリア、データ、リードアウトエリアからなるデータ構造を有している。P C A はレーザビームの記録パワーを決定するときの試し書きを行うエリアであり、R M A は記録に関する管理情報を書き込むエリアである。リードインエリアの一部にはエンボス部が形成されている。エンボス部はディスクに予め形成された位相ピットであり、エンボス部にはコピー防止等に関する情報が記録される場合がある。

## 【0004】

図1(b)は、かかる記録ディスクの記録面上の一部を示す図である。

図1(b)に示す如く、ディスク基板101上には、螺旋状もしくは同心円状に、情報データを担う情報ピットPtが形成されるべき凸状のグルーブトラック103、及び凹状のランドトラック102が交互に形成されている。更に、互いに隣接するグルーブトラック103間には、複数のLPP(ランドプリピット)104が形成されている。LPP104は、ディスクレコーダが情報データを記録する際にその記録タイミング及びアドレスを知る為にランドトラック102上に予め設けられているものである。

## 【0005】

ディスクレコーダは、図1(b)に示す如き情報ピットPtの形成されていない未記録領域 $A_N$ 内に情報データを記録するにあたり、先ず、記録ディスク上から上記LPP104を読み取って記録ディスク上のアドレスを認識する。そして、ディスクレコーダは、この認識したアドレスに対応付けして、情報データを担う情報ピットPtをグルーブトラック103上に形成して行くのである。

## 【0006】

ところが、記録済み領域に隣接する未記録トラック上に記録を行う際に、以下の如き不具合が生じた。

すなわち、記録対象とすべき記録トラックのディスク外周側に記録済み領域が存在すると、図1(b)中の白抜き矢印にて示されるグルーブトラック103上に形成されている情報ピットPtの影響により、記録済み領域 $A_R$ 及び未記録領域 $A_N$ 間に存在するLPP104を正しく読み取れない場合が生じたのである。この際、ディスクレコーダは、記録ディスク上での記録開始タイミングが特定出来なくなり、結果として、黒塗り矢印にて示されるグルーブトラック103上に情報データを記録出来なくなるという不具合が生じる。更に、上記エンボス部、又はPCAでも同様に、LPP104の読取不良が生じて記録が不可となるという問題があった。

## 【0007】

又、上記のケースとは異なり、ディスクによっては、品質のバラツキ等の影響

により特定の位置においてL P P 1 0 4 が読みづらい場合もあり、同様にL P P 1 0 4 の読み取り不良が生じて記録が不可になる場合があった。

【 0 0 0 8 】

【発明が解決しようとする課題】

本発明は、かかる問題を解決せんとして為されたものであり、ランドプリピットを正しく読み取りづらくなっても、情報データの記録を行うことが可能な情報記録再生装置を提供することを目的とする。

【 0 0 0 9 】

【課題を解決するための手段】

本発明による情報記録再生装置は、記録タイミングを担うプリピットが予め形成されている記録媒体に情報信号を所定のブロック長単位で記録する情報記録再生装置であって、前記記録媒体から記録情報の読み取りを行って読取信号を得る読取手段と、前記読取信号中から前記プリピットを検出してプリピット検出信号を生成するプリピット検出手段と、前記プリピット検出信号に基づいて前記情報信号の記録タイミングを表すブロック信号を検出する記録タイミング信号検出手段と、前記ブロック長と同一周期を有するパルス信号を発生しこれを補助ブロック信号として出力する補助記録タイミング信号生成手段と、前記プリピット検出信号が正常である場合には前記ブロック信号に応じた記録タイミングにて前記情報信号を前記記録媒体に記録する一方、前記プリピット検出信号が不良である場合には前記補助ブロック信号に応じた記録タイミングにて前記情報信号を前記記録媒体に記録する記録制御手段と、を有する。

【 0 0 1 0 】

【発明の実施の形態】

図 2 は、本発明による情報記録再生装置としてのディスクレコーダの構成を示す図である。

図 2 において、記録信号処理回路 1 は、記録対象となる情報データに対して所望の記録変調処理を施して得られた記録変調信号 R M を、システム制御回路 1 0 0 から供給された各種記録指令信号に応じて記録再生ヘッド 2 に供給する。記録再生ヘッド 2 は、かかる記録変調信号 R M に応じた書込ビーム光を、C D - R、



CD-RW、DVD-R、又はDVD-RWの如き書込可能な記録ディスクの記録面上に照射する。ここでは、DVD-RWを記録ディスク3として説明を行う。記録ディスク3の記録面上には、図1(b)に示す如く螺旋状もしくは同心円状にグルーブトラック103及びランドトラック102が交互に形成されている。更に、互いに隣接するグルーブトラック103間には、記録ディスク3上における物理アドレス及び複数のLPP(ランドプリピット)104が形成されている。LPP104は、ランドトラック102上において、予め、同期タイミングを担う位置及びプリデータを担う位置に夫々形成されている。

#### 【0011】

ここで、上述した如く、記録ディスク3の記録面上に書込ビーム光が照射されると、上記記録変調信号RMに対応した情報ピットPtが図1(b)に示す如くグルーブトラック103上に形成される。尚、上記記録変調信号RMの1符号ブロック分の信号は、図3に示す如く記録ディスク3の16個のセクタ内に記録される。この際、1セクタは、図3に示す如く26個のフレームから構成されている。

#### 【0012】

又、記録再生ヘッド2は、記録ディスク3の記録面上に形成されているグルーブトラック103上に読取ビーム光を照射した際の反射光を受光し、これを光電変換したものを読取信号RSとして出力する。スライダ装置4は、記録再生ヘッド2を記録ディスク3のディスク半径方向に移送せしめる。情報データ再生回路5は、上記読取信号RSを2値化し、更に所望の復調処理を施すことにより情報データを再生し、これを再生情報データとして出力する。情報データアドレス抽出回路6は、上記読取信号RSに基づき、上記情報データ再生回路5にて得られた再生情報データのアドレスを抽出し、これを情報データアドレスAD<sub>J</sub>としてシステム制御回路100に供給する。エラー生成回路7は、上記読取信号RSに基づき、記録再生ヘッド2が記録ディスク3の記録面上に照射する書込及び読取ビーム光の焦点調整を為すフォーカスエラー信号FEを生成し、これをサーボ制御回路8に供給する。更に、エラー生成回路7は、上記読取信号RSに基づき、上記ビーム光を、記録ディスク3のグルーブトラック103上をトレースさせる

べきトラッキングエラー信号TEを生成し、これをサーボ制御回路8に供給する。サーボ制御回路8は、上記フォーカスエラー信号FEに応じたフォーカシング駆動信号FDを発生し、これをドライバ9を介して記録再生ヘッド2に供給する。これにより、記録再生ヘッド2に搭載されているフォーカシングアクチュエータ(図示せぬ)は、フォーカシング駆動信号FDに応じた分だけ、上記書込及び読取ビーム光の焦点位置を調整する。又、サーボ制御回路8は、上記トラッキングエラー信号TEに基づいてトラッキング駆動信号TDを発生し、これをドライバ10を介して記録再生ヘッド2に供給する。これにより、記録再生ヘッド2に搭載されているトラッキングアクチュエータ(図示せぬ)は、上記トラッキング駆動信号TDによる駆動電流に応じた分だけ、上記書込及び読取ビーム光の照射位置をディスク半径方向に偏倚させる。更に、サーボ制御回路8は、上記トラッキングエラー信号TEに応じてスライダ駆動信号SDを発生し、これをドライバ11を介してスライダ装置4に供給する。これにより、スライダ装置4は、上記スライダ駆動信号SDに応じて記録再生ヘッド2をディスク半径方向に移送せしめる。

#### 【0013】

LPP(ランドプリピット)検出回路12は、上記読取信号RS中から図1(b)に示す如きLPP104の読み取りに応じた信号を検出する度に図3に示す如くパルス状にレベル変化が生じるLPP検出信号LPDを生成する。この際、記録再生ヘッド2によって図1(b)に示す如きLPP104が正常に読み取られている場合には、LPP検出信号LPD中には図3に示す如く周期T毎に表れる同期パルス $P_{SYNC}$ と、プリデータを担うプリデータパルス $P_{PD}$ とが存在する。

#### 【0014】

LPP(ランドプリピット)不良判定回路21は、上記LPP検出信号LPD中に、図3に示す如き同期パルス $P_{SYNC}$ が周期T毎に表れているか否かを判定することにより、図1(b)に示す如きLPP104の読み取り不良を判断する。すなわち、LPP不良判定回路21は、LPP検出信号LPD中における上記同期パルス $P_{SYNC}$ の周期が周期Tである場合には、不良無しを示す論理レベル"0"の不良判定信号ERをシステム制御回路100に供給する。一方、LPP検出信号L

LPD中において同期パルス $P_{SYNC}$ が周期 $T$ 毎に表れない場合には、LPP検出不良判定回路208は、不良有りを示す論理レベル"1"の不良判定信号ERをシステム制御回路100に供給するのである。すなわち、記録再生ヘッド2が図1(b)に示す如きLPP104を正しく読み取れなかった場合にはLPP検出信号LPD中の同期パルス $P_{SYNC}$ の周期が上記周期 $T$ と一致しなくなるので、LPP不良判定回路21は、この状態を不良と判断するのである。

#### 【0015】

又、読み取り不良と判定する手法として、以下の如き手法を採用しても構わない。

図3に示す如きLPP検出信号LPD中に含まれるプリデータパルス $P_{PD}$ をデコードすることでセクタアドレスを得る。セクタアドレスは、図3に示す如く各セクタ毎にインクリメントされた、"0"から"15"までの値である。このセクタアドレスが規則的に得られているか否かを判断することで、LPPの読み取り不良を判定することが可能となる。セクタアドレスは全てのLPPが読み取れなくともデコードすることが可能であるが、所定量のLPPの正しい読み取りは必要となっている。そのため、セクタアドレスが正しく読み取れているということは、LPPの読み取り状態がある程度以上良好であることを示すことになる。このセクタアドレスに基づく読み取り不良判定は、後述するアドレスデコーダ201、及びブロック信号生成回路202と同様な構成で実施することができる。この際、ブロック生成回路において、セクタアドレスが規則的に読み取られているか否かを検知し、規則的に読み取られているときには、不良判定信号ERとして不良無しを示す論理レベル"0"を出力する。一方、セクタアドレスが規則的に得られないときには、ブロック生成回路は、不良有りを示す論理レベル"1"の不良判定信号ERを出力する。

#### 【0016】

プリアドレス検出回路22は、上記LPP検出信号LPDに基づき、記録ディスク3上において予め設定されているプリアドレスを検出し、これをプリアドレス $AD_p$ としてシステム制御回路100に供給する。

記録タイミング検出回路23は、上記LPP検出信号LPDに基づき、記録変

調信号RMにおける1符号ブロック毎の存在位置を表すタイミング信号を生成し、これをブロック信号BLKとしてシステム制御回路100に供給する。

#### 【0017】

図4は、上記プリアドレス検出回路22及び記録タイミング検出回路23各々の内部構成を示す図である。

図4において、アドレスデコーダ201は、図3に示す如くLPP検出倍号LPD中に含まれるプリデータパルスPPDをデコードすることで、セクタアドレスを得る。セクタアドレスは、図3に示すよう、各セクタ毎にインクリメントされた、“0”から“15”までの値である。

ブロック信号生成回路202は、このセクタアドレスが規則的に“0”～“15”なる範囲にて“1”ずつ推移しているか否かを確認し、規則的に推移している場合に、セクタアドレス“0”のタイミングでブロック信号BLK<sub>N</sub>を出力する。ゆえに、上記ブロック信号BLK<sub>N</sub>は、図3に示す如く、記録変調信号RMにおける各符号ブロックに位相同期したタイミングにてパルス状のレベル変化を生じさせるものである。PLL(phase locked loop)回路203には、図示せぬクロック発生回路によって上記同期パルスP<sub>SYNC</sub>に比べて十分短い周期の基準クロック信号が供給されている。PLL回路203は、この基準クロック信号を、図3に示す如きLPP検出信号LPD中の同期パルスP<sub>SYNC</sub>に位相同期させて得たクロックパルス信号CKを発生し、これを分周カウンタ204に供給する。分周カウンタ204は、かかるクロックパルス信号CKによるクロックパルス数を計数し、その合計数が所定数に到達する度に図3に示す如くパルスの生じる補助ブロック信号BLK<sub>S</sub>を生成する。すなわち、分周カウンタ204は、クロックパルス信号CKを所定数に分周して得られたクロックパルスを上記補助ブロック信号BLK<sub>S</sub>として生成するのである。これにより、LPP104が読みづらく、時折、同期パルスP<sub>SYNC</sub>が欠落した場合でも、PLLが働くことになるので、図3に示すように、各符号ブロック毎に補助ブロック信号BLK<sub>S</sub>を出力することが可能になる。この際、補助ブロック信号BLK<sub>S</sub>は、図3に示す如く、記録変調信号RMの1符号ブロックの周期と同一周期を有する。

#### 【0018】

尚、上述のPLL回路203では、LPP104の検出に基づき位相同期させてクロックパルス信号CKを発生したが、図1(b)に示すように、記録トラックは所定周期で蛇行しており、その蛇行を検出することで得られるウォブル信号に基づいて位相同期させ、かつその後にLPPに基づく位相同期を行って、クロックパルス信号CK生成しても良い。ウォブル信号はLPPに比べて周期が短いので、例え情報の欠落が起こってもLPPに比べてPLLを精度良くかけることが可能になる。また、2段階でPLLをかけるようにしてもその精度を高めることが出来る。セクタ205は、システム制御回路100から論理レベル"0"の強制ロック信号LOCKが供給された場合には、上記ブロック信号BLK<sub>N</sub>及び補助ブロック信号BLK<sub>S</sub>の中からブロック信号BLK<sub>N</sub>を選択し、これを最終的なブロック信号BLKとしてシステム制御回路100に供給する。一方、上記強制ロック信号LOCKが強制ロック指令を表す論理レベル"1"である場合には、セクタ205は、補助ブロック信号BLK<sub>S</sub>の方を選択し、これをブロック信号BLKとしてシステム制御回路100に供給する。すなわち、セクタ205は、通常は図3に示す如きLPP検出信号LPD中に存在する同期パルスP<sub>SYNC</sub>に基づいて求めたブロック信号BLK<sub>N</sub>を、記録タイミングを表すブロック信号BLKとして出力する。しかしながら、システム制御回路100から強制ロック指令が供給された場合には、上記PLL回路203及び分周カウンタ204なる自己発振回路にて生成された補助ブロック信号BLK<sub>S</sub>を、記録タイミングを表すブロック信号BLKとして出力するのである。

#### 【0019】

プリデータビット生成回路206は、LPP検出信号LPD中に存在する同期パルスP<sub>SYNC</sub>の直後に図3に示す如きプリデータパルスP<sub>PD</sub>が存在する場合には論理レベル"1"、存在しない場合には論理レベル"0"のプリデータビットPD<sub>bit</sub>を生成し、これをプリアドレス抽出回路207に供給する。プリアドレス抽出回路207は、上記プリデータビットPD<sub>bit</sub>を1符号ブロック分、つまり208ビット分毎に取り込み、そのビット列中の所定の24ビット分を抽出し、これをプリアドレスAD<sub>p</sub>としてシステム制御回路100に供給する。

#### 【0020】

システム制御回路 100 は、記録ディスク 3 に情報データの追記を行う際には、まず、図 1 (b) に示す如き記録ディスク 3 の未記録領域  $A_N$  中の記録開始箇所の所定トラック前、例えば 10 符号ブロック前の位置に記録再生ヘッド 2 を移送させ、そこから読み取り動作を開始させるべき指令信号をサーボ制御回路 8 に供給する。かかる指令に応じて、記録再生ヘッド 2 は、まず、未記録領域  $A_N$  内において情報読み取りを開始する。この際、記録再生ヘッド 2 から出力された読取信号 RS 中には、LPP 104 の読み取りに応じたパルスが表れることになる。

#### 【0021】

ここで、システム制御回路 100 は、図 5 に示す如き第 1 強制ロック制御ルーチンの実行に移る。

図 5 において、システム制御回路 100 は、まず、LPP 不良判定回路 21 から供給された不良判定信号 ER を取り込む (ステップ S1)。次に、システム制御回路 100 は、かかる不良判定信号 ER が、LPP の読み取り不良を示す論理レベル "1" であるか否かを判定する (ステップ S2)。かかるステップ S2 において、上記不良判定信号 ER が論理レベル "1" ではない、すなわち、LPP の読み取りが正常に為されていると判定された場合、システム制御回路 100 は、論理レベル "0" の強制ロック信号 LOCK を記録タイミング検出回路 23 に供給する (ステップ S3)。かかる論理レベル "0" の強制ロック信号 LOCK の供給に応じて、記録タイミング検出回路 23 は、LPP 検出信号 LPD 中に存在する同期パルス  $P_{SYNC}$  に基づいて求めたブロック信号  $BLK_N$  を、ブロック信号 BLK としてシステム制御回路 100 に送出する。

#### 【0022】

一方、上記ステップ S2 において、上記不良判定信号 ER が LPP の読み取り不良を示す論理レベル "1" であると判定された場合、システム制御回路 100 は、LPP 読取りトライ処理サブルーチン (ステップ S4) の実行に移る。

LPP 読取りトライ処理サブルーチンでは、システム制御回路 100 は、記録再生ヘッド 2 を記録開始希望位置の 10 符号ブロック分だけ後方に移送せしめ、そこから再度、前述した動作と同様に LPP 104 の読み取りを行い、その読み取り状態の判定を行う。すなわち、システム制御回路 100 は、LPP 不良判定

回路 2 1 から供給された不良判定信号 E R の取り込みを行うのである(ステップ S 4)。次に、システム制御回路 1 0 0 は、この不良判定信号 E R が論理レベル” 1 ”であるか否か、すなわち L P P の読み取り不良であるか否かの判定を行う(ステップ S 5)。かかるステップ S 5 において、不良判定信号 E R が論理レベル” 0 ”、つまり L P P の読み取りが正常になされたと判定された場合、システム制御回路 1 0 0 は、上記ステップ S 3 の実行に移る。一方、不良判定信号 E R が論理レベル” 1 ”、つまり L P P の読み取り不良であると判定された場合には、システム制御回路 1 0 0 は、記録再生ヘッド 2 を記録開始希望位置の 1 0 符号ブロック分だけ後方に移送せしめるべきスライダ駆動信号 S D をスライダ装置 4 に供給する(ステップ S 6)。ここで、記録再生ヘッド 2 が上記移送を完了したら、システム制御回路 1 0 0 は、その位置から L P P 1 0 4 の読み取りを再度開始させ、論理レベル” 1 ”の強制ロック信号 L O C K を記録タイミング検出回路 2 3 に供給する(ステップ S 7)。かかる論理レベル” 1 ”の強制ロック信号 L O C K の供給に応じて、記録タイミング検出回路 2 3 は、上記 P L L 回路 2 0 3 及び分周カウンタ 2 0 4 なる自己発振回路にて生成された補助ブロック信号 B L K<sub>S</sub>を、ブロック信号 B L K としてシステム制御回路 1 0 0 に送出する。すなわち、この際、記録タイミングを示すブロック信号として、位相の固定された補助ブロック信号 B L K<sub>S</sub>がシステム制御回路 1 0 0 に供給されるようになるのである。

#### 【 0 0 2 3 】

上記ステップ S 3 又は S 8 の実行後、システム制御回路 1 0 0 は、かかる第 1 強制ロック制御ルーチンを抜けて記録制御ルーチンの実行に移る。この記録制御ルーチンの実行において、システム制御回路 1 0 0 は、記録タイミング検出回路 2 3 から供給された上記ブロック信号 B L K の記録タイミングにて、上記プリアドレス A D<sub>p</sub>にて示される記録ディスク 3 上の位置に記録変調信号 R M を記録させるべき記録指令信号を記録信号処理回路 1 に供給する。これにより、記録ディスク 3 のグルーブトラック 1 0 3 上には、記録変調信号 R M に応じた情報ピット P t が記録されて行く。尚、この記録動作中においても、図 5 に示す如き第 1 強制ロック制御ルーチンを所定間隔おきに繰り返し実施する。

#### 【 0 0 2 4 】

よって、この第1強制ロック制御ルーチンの実行によれば、その記録動作中に L P P 1 0 4 の読取りが不良となって上記 L P P 検出信号 L P D に基づくブロック信号 B L K<sub>N</sub>の検出が為されなくなっても、このブロック信号 B L K<sub>N</sub>に代わり、補助ブロック信号 B L K<sub>S</sub>によって記録タイミングが得られるようになる。

尚、上記実施例においては、L P P 読み取り不良判定のリトライ処理を1回だけ実施したが、複数回実施するようにしても良い。又、上記ステップ S 4 及び S 5 による L P P 読取りリトライ処理及び不良判定を実施せずに、次のステップ S 6 の処理に移行させるようにしても良い。

#### 【 0 0 2 5 】

ここで、DVD-RWでは、未記録領域の先のディスク外周側に情報を記録することが許容されているため、図1(b)に示す如き記録済み領域の内周側にも情報を記録するような状況が発生する。記録を実施する位置の外周側に記録済み領域が存在する場合として、上記PCA内の記録がある。PCAは、記録再生ヘッド2の記録パワーのキャリブレーション用信号を記録するエリアであるが、このエリアはディスク外周側から内周側方向へ所定エリア毎に使用していくことになっている。この際、キャリブレーション用信号は非常に強いパワーによって記録される場合がある為、L P P 1 0 4 を読みづらい状況となる。

#### 【 0 0 2 6 】

そこで、記録済み領域の内周側に情報データの追記を行う際には、ステップ S 2 による不良判定を行わずに、最初から強制ロックを掛けるようにする。

図6は、かかる点に鑑みて実施される第2強制ロック制御ルーチンを示す図である。

図6において、システム制御回路100は、先ず、情報データの追記を行う位置周辺、またはその位置の所定符号ブロック(例えば、5符号ブロック)前までが L P P の読み取り不良が想定される位置であるか、つまり記録済み領域であるかを判別する(ステップ S 6 1)。この判別を行うにあたり、記録再生ヘッド2によって予め記録開始前に、記録位置周辺を含む領域を記録済みであるかを探索して記録済み領域を示すアドレスをメモリに記憶しておく。そして、システム制御回路100又は他のマイコン(図示せぬ)は、このメモリの記憶内容を参照する



ことによりLPPの読み取り不良が想定される位置、すなわち記録済み領域であるか否かの判定を行うのである。

## 【0027】

上記ステップS61において前述した位置に記録済み領域が存在すると判定された場合、システム制御回路100は、論理レベル"1"の強制ロック信号LOCKを記録タイミング検出回路23に供給する(ステップS62)。かかる論理レベル"1"の強制ロック信号LOCKの供給に応じて、記録タイミング検出回路23は、上記PLL回路203及び分周カウンタ204なる自己発振回路にて生成された補助ブロック信号BLK<sub>S</sub>を、ブロック信号BLKとしてシステム制御回路100に送出する。この際、システム制御回路100は、強制ロックの掛かった補助ブロック信号BLK<sub>S</sub>に基づく記録タイミングにて、記録変調信号RMを記録ディスク3に記録開始すべく記録信号処理回路1の制御を実施する(ステップS63)。一方、上記ステップS62において、記録済み領域が存在しないと判定された場合、システム制御回路100は、図5に示す如き第1強制ロック制御ルーチンの実行に移る。

## 【0028】

ここで、上記PCA内においてキャリブレーションを行う場合には、上記ステップS62及びS63による強制ロック状態での記録動作が実施される。すなわち、PCAは外周側に記録済み領域が存在することになるため、図6のステップ61において、LPPの読み取り不良が想定される位置という条件を満たしているからである。

## 【0029】

また、エンボスエリアの外周側に隣接する領域への記録に際しては、エンボスエリアをトレースする記録準備が必要となる。エンボスエリア内ではLPPの読み取りが可能となっているが、情報書き込みが不可であるという構造上、他の未記録領域内のLPPに比べ、読みづらくなっている。そのため、エンボスエリアに記録準備がかかる領域への記録が行われる場合にも、システム制御回路100は、強制ロック状態で記録動作を実施する。すなわち、LPPの読み取り不良が想定される位置に該当する為、上記ステップS62及びS63による強制ロック

状態での記録動作が実施されるのである。

【0030】

尚、上記実施例では、DVD-RWに対して記録及び再生を為す情報記録再生装置を例にとって本発明の動作について説明したが、本発明は、その他の記録媒体に対して記録及び再生を為す各種情報記録再生装置に適用可能である。

【0031】

【発明の効果】

以上、詳述した如く本発明においては、記録動作中にLPPの読取不良が生じる場合には、記録タイミング信号として、上記LPPに基づいて生成されるブロック信号に代わり、このブロック信号と同一周期で、かつ位相の固定されたブロック信号を用いるようにしている。

【0032】

よって、本発明によれば、記録媒体上においてLPPの読取不良が生じ易い箇所に対しても、情報データの書き込みを行うことが可能となる。

【図面の簡単な説明】

【図1】

情報データの書込が可能な記録ディスクの構成を示す図である。

【図2】

本発明による情報記録再生装置としてのディスクレコーダの構成を示す図である。

【図3】

プリアドレス検出回路22及び記録タイミング検出回路23の内部動作波形を示す図である。

【図4】

プリアドレス検出回路22及び記録タイミング検出回路23の内部構成を示す図である。

【図5】

第1強制ロック制御ルーチンを示す図である。

【図6】

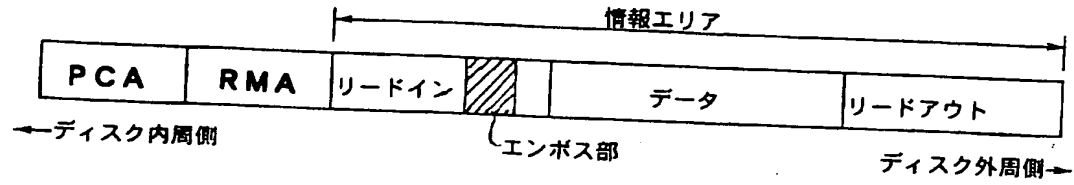
第 2 強制ロック制御ルーチンを示す図である。

【符号の説明】

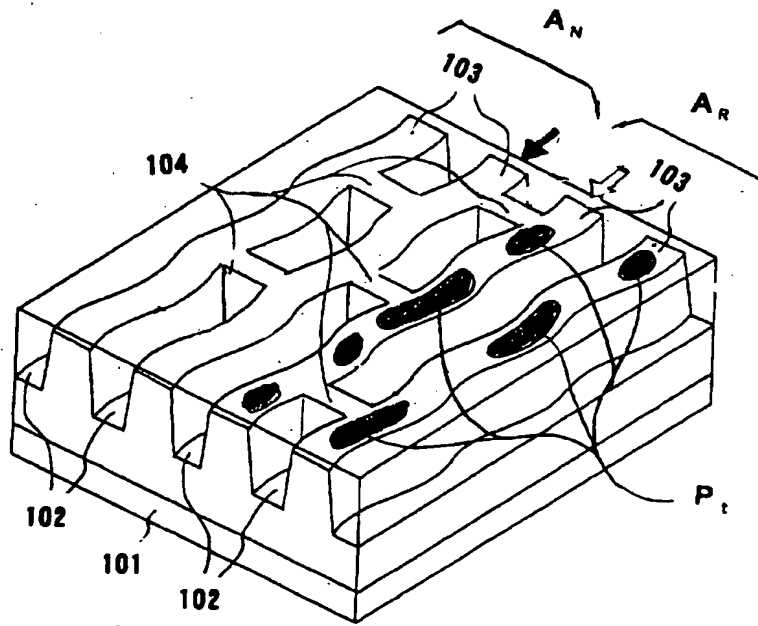
- 2 記録再生ヘッド
- 1 2 L P P 検出回路
- 2 1 L P P 不良判定回路
- 1 0 0 システム制御回路
- 2 0 1 アドレスデコーダ
- 2 0 2 ブロック信号生成回路
- 2 0 3 P L L 回路
- 2 0 4 分周カウンタ
- 2 0 5 セレクタ

【書類名】 図面

【図 1】

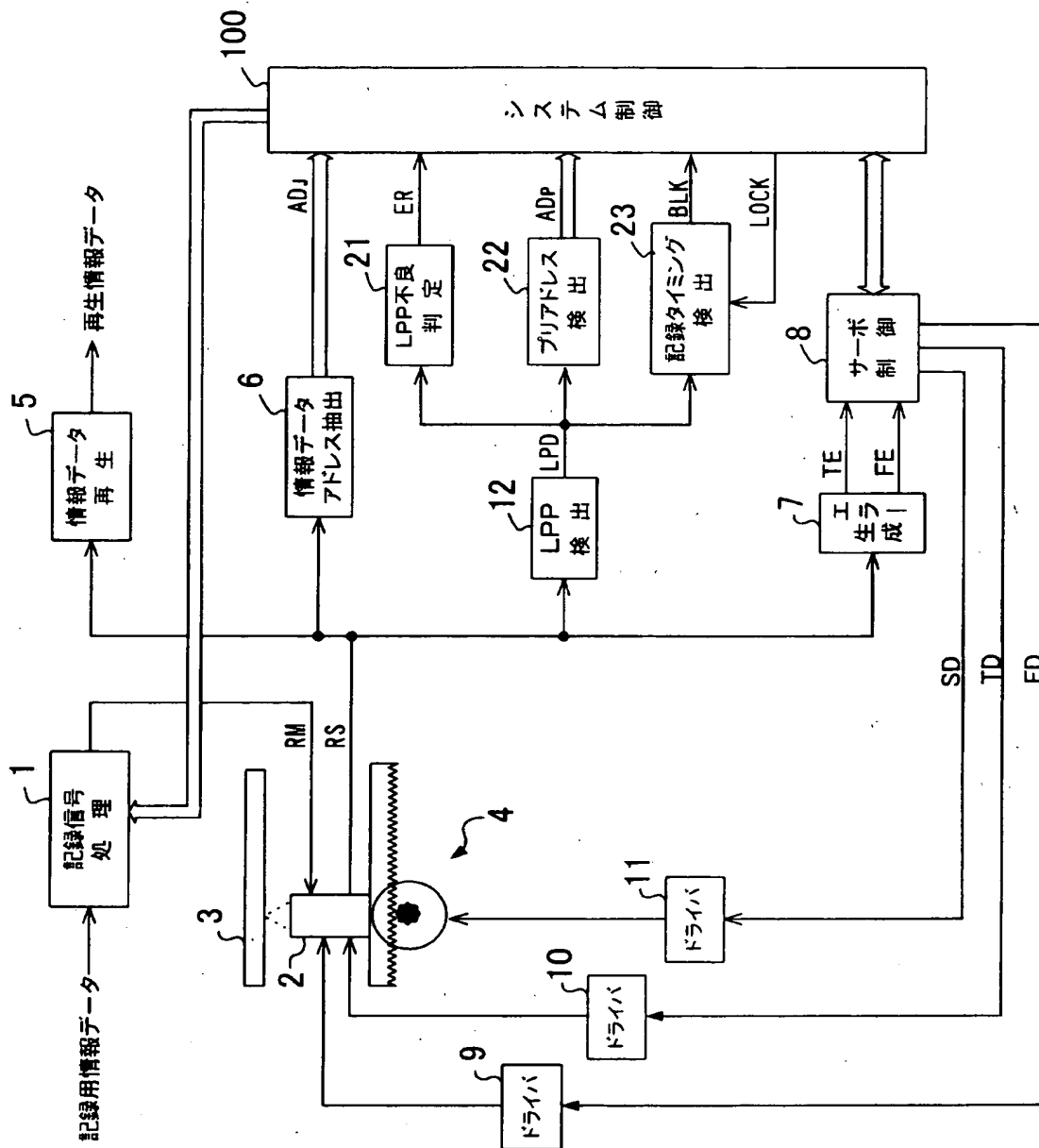


(a)

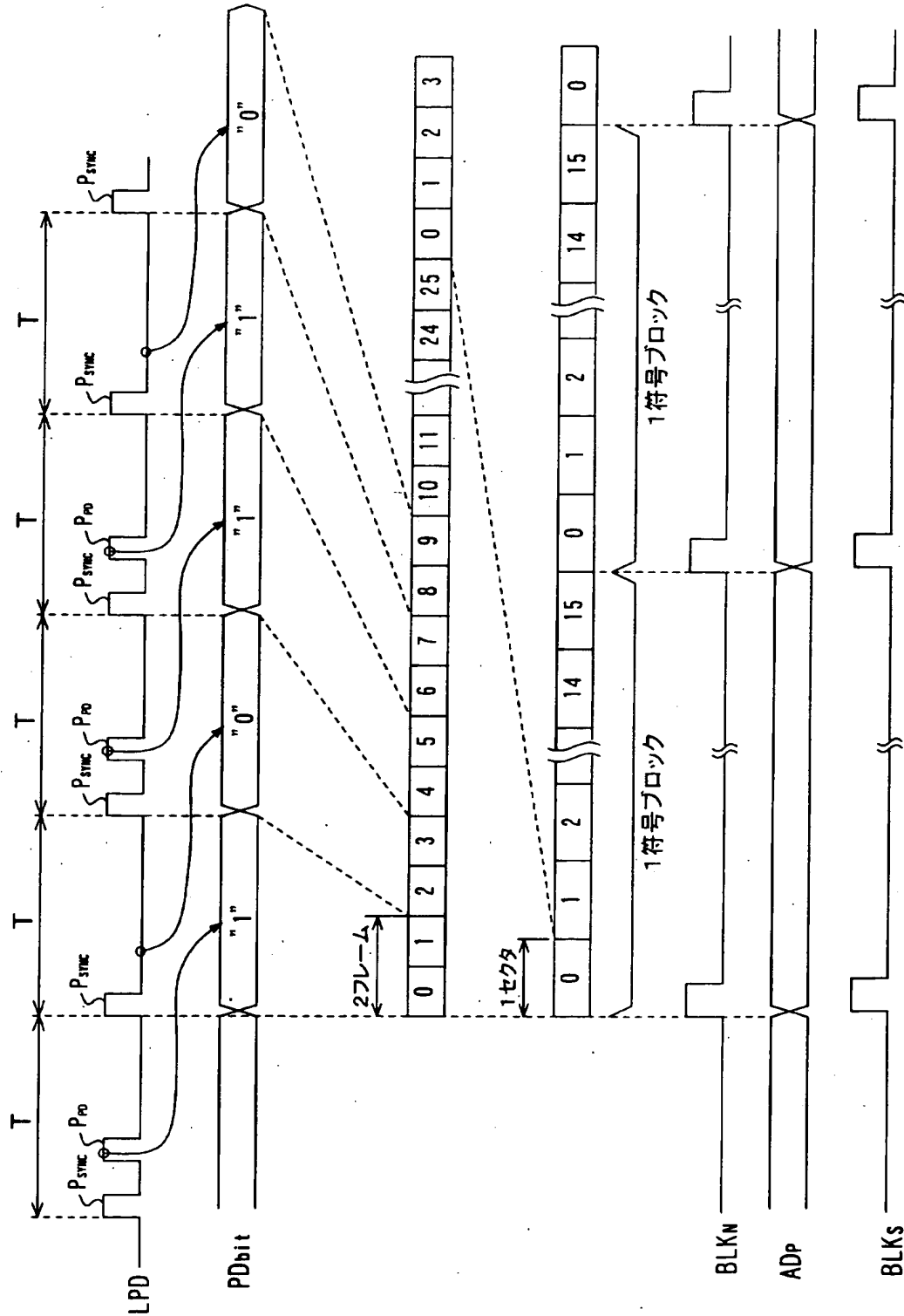


(b)

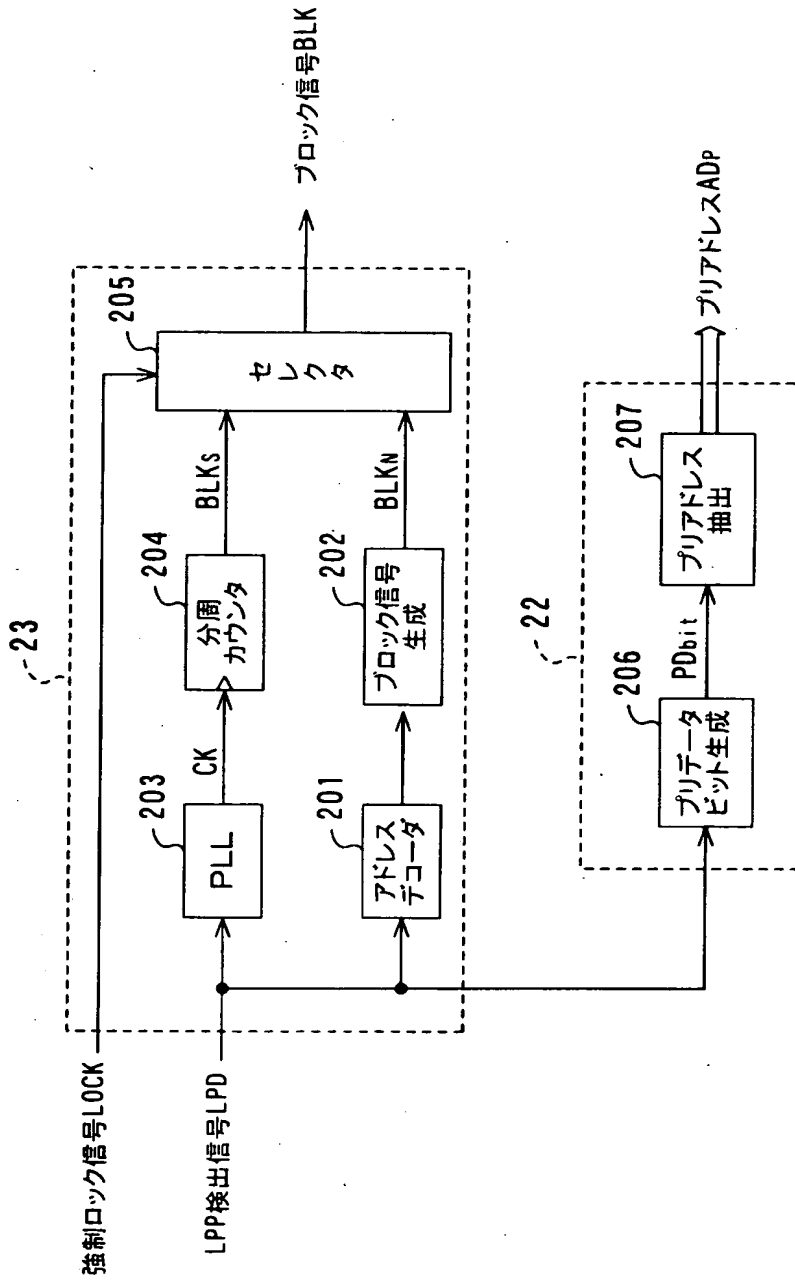
【図 2】



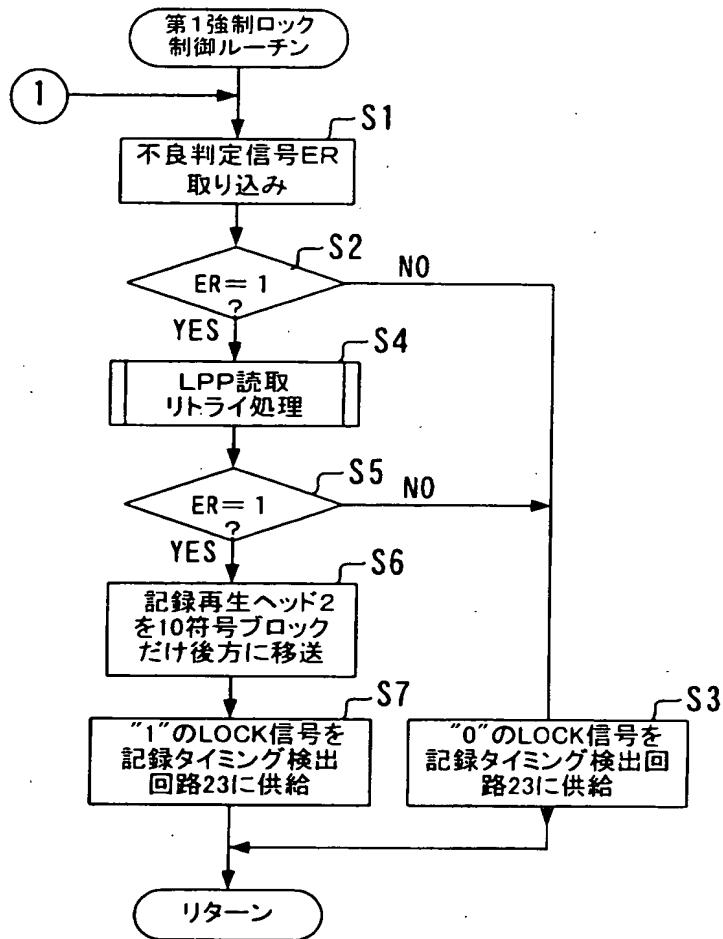
【図 3】



【図4】

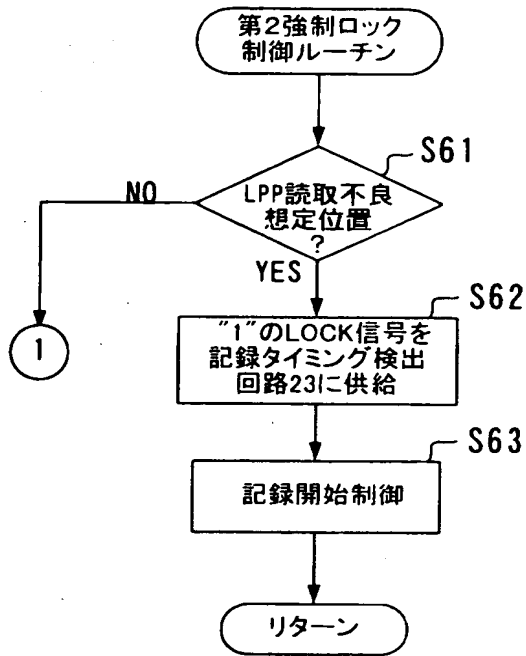


【図5】





【図 6】



【書類名】 要約書

【要約】

【課題】 記録媒体からプリピットを正しく読み取れなくても、情報データの記録を行うことが可能な情報記録再生装置を提供することを目的とする

【解決手段】 記録媒体から読み取られた読取信号中からプリピットを検出してプリピット検出信号を生成し、このプリピット検出信号に基づいて記録タイミングを表すブロック信号を検出する。この際、上記プリピット検出信号が正常である場合には、上記ブロック信号に応じた記録タイミングで情報信号を記録媒体に記録する。一方、上記プリピット検出信号が不良である場合には、上記ブロック長と同一周期を有する固定位相の補助ブロック信号に応じた記録タイミングで情報信号を記録媒体に記録する。

【選択図】 図 5

出 願 人 履 歴 情 報

識別番号 [000005016]

1. 変更年月日 1990年 8月31日  
[変更理由] 新規登録  
住 所 東京都目黒区目黒1丁目4番1号  
氏 名 パイオニア株式会社